

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-20021
(P2000-20021A)

(43) 公開日 平成12年1月21日 (2000.1.21)

(51) Int.Cl.⁷
G 0 9 G 3/28

識別記号

F I
C 0 9 G 3/28

テーマコード(参考)
H 5 C 0 8 0

審査請求 未請求 請求項の数13 O L (全 15 頁)

(21) 出願番号 特願平10-184520

(22) 出願日 平成10年6月30日 (1998.6.30)

(71) 出願人 000003223
富士通株式会社
神奈川県川崎市中原区上小田中4丁目1番
1号
(72) 発明者 瀬戸口 典明
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内
(72) 発明者 浅生 重晴
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内
(74) 代理人 10007/517
弁理士 石田 敬 (外4名)

最終頁に続く

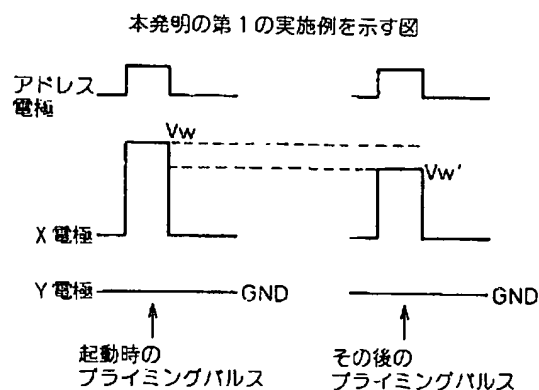
(54) 【発明の名称】 プラズマディスプレイパネル駆動方法

(57) 【要約】

【課題】 メモリ機能を有するセルの集合により構成されたプラズマディスプレイパネルの駆動方法に関し、ブライミング放電により背景発光が上昇するのを抑止し、安定したプラズマディスプレイパネル駆動を実現することを目的とする。

【解決手段】 第1の基板に第1および第2の電極を表示ラインごとに平行に配置すると共に、第1の基板と対向する第2の基板に第3の電極を第1および第2の電極と交差するように配置し、第1および第2の電極の一方と第3の電極により選択された表示ラインのセルに対し表示データの書き込みを実行する選択書き込み放電ならびに選択書き込み放電を維持するための維持放電を利用した発光表示を繰り返すプラズマディスプレイパネルにおいて、セルを起動するときのみ、その後のブライミング放電を実行するためのブライミングパルスより高い電圧のパルスを第1の電極と第2の電極との間に印加する。

図 2



【特許請求の範囲】

【請求項1】 第1の基板に第1の電極および第2の電極を表示ラインごとに平行に配置すると共に、前記第1の基板と対向する第2の基板に第3の電極を前記第1および第2の電極と交差するように配置し、かつ、前記第1および第2の電極の一方と前記第3の電極により選択された少なくとも一つの表示ラインのセルに対し表示データの書き込みを実行する選択書き込み放電ならびに該選択書き込み放電を維持するための維持放電を利用した発光表示を繰り返す交流型のプラズマディスプレイパネルを駆動する方法であって、

前記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、所定の輝度を有する複数のサブフレームにより構成され、各々の前記サブフレームは、前記選択書き込み放電を実行する期間と、該選択書き込み放電の後に前記維持放電を行う期間とを有し、また一方で、1フレームに1度以上のプライミング放電を行う期間を持っており、

前記セルを起動するときのみ、その後のプライミング放電を実行するためのプライミングパルスより高い電圧のパルスを前記第1の電極と前記第2の電極との間に印加してプライミング放電を実行することを特徴とするプラズマディスプレイパネル駆動方法。

【請求項2】 第1の基板に第1の電極および第2の電極を表示ラインごとに平行に配置すると共に、前記第1の基板と対向する第2の基板に第3の電極を前記第1および第2の電極と交差するように配置し、かつ、前記第1および第2の電極の一方と前記第3の電極により選択された少なくとも一つの表示ラインのセルに対し表示データの書き込みを実行する選択書き込み放電ならびに該選択書き込み放電を維持するための維持放電を利用した発光表示を繰り返す交流型のプラズマディスプレイパネルを駆動する方法であって、

前記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、所定の輝度を有する複数のサブフレームにより構成され、各々の前記サブフレームは、前記選択書き込み放電を行う期間と、該選択書き込み放電の後に前記維持放電を行う期間とを有し、

2つ以上のフレームに対し一度だけ、少なくとも一つの表示ラインの全セルに対しプライミング放電を実行することを特徴とするプラズマディスプレイパネル駆動方法。

【請求項3】 第1の基板に第1の電極および第2の電極を表示ラインごとに平行に配置すると共に、前記第1の基板と対向する第2の基板に第3の電極を前記第1および第2の電極と交差するように配置し、かつ、前記第1および第2の電極の一方と前記第3の電極により選択された少なくとも一つの表示ラインのセルに対し表示データの書き込みを実行する選択書き込み放電ならびに該選択書き込み放電を維持するための維持放電を利用した

発光表示を繰り返す交流型のプラズマディスプレイパネルを駆動する方法であって、

前記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、所定の輝度を有する複数のサブフレームにより構成され、各々の前記サブフレームは、前記選択書き込み放電を行う期間と、該選択書き込み放電の後に前記維持放電を行う期間とを有し、各フレーム毎に一度以上、少なくとも一つの表示ラインの全セルに対しプライミング放電を実行し、また一方で、前記維持放電を実行したセルに対してのみ自己消去放電を行うことを特徴とするプラズマディスプレイパネル駆動方法。

【請求項4】 前記プライミング放電で残留形成する壁電荷として、前記維持放電を実行したセルに対して前記自己消去放電を行うために印加する書き込みパルスに対し、逆の極性を持つ電荷を残留させる請求項3記載の駆動方法。

【請求項5】 前記維持放電の最終パルスとして、前記自己消去放電を行うために印加する書き込みパルスと逆の極性のパルスを印加する請求項3記載の駆動方法。

【請求項6】 前記自己消去放電を発生させるために印加する書き込みパルスの電圧を、前記維持放電を実行するための電圧以上であって、各フレーム毎の前記プライミング放電を実行するための電圧以下とする請求項3記載の駆動方法。

【請求項7】 第1の基板に第1の電極および第2の電極を表示ラインごとに平行に配置すると共に、前記第1の基板と対向する第2の基板に第3の電極を前記第1および第2の電極と交差するように配置し、かつ、前記第1および第2の電極の一方と前記第3の電極により選択された少なくとも一つの表示ラインのセルに対し表示データの書き込みを実行する選択書き込み放電ならびに該選択書き込み放電を維持するための維持放電を利用した発光表示を繰り返す交流型のプラズマディスプレイパネルを駆動する方法であって、

前記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、所定の輝度を有する複数のサブフレームにより構成され、各々の前記サブフレームは、前記表示画面の背景発光を生じさせるプライミング放電を行う期間と、該プライミング放電の後に前記選択書き込み放電を行う期間と、該選択書き込み放電の後に前記維持放電を行う期間とを有し、

各サブフレーム毎または各フレーム毎に、前記選択された表示ラインの全セルに対し傾きの緩やかな波形を前記第1の電極または前記第2の電極に印加してプライミング放電を実行する際に、前記傾きの緩やかな波形とは逆の極性を持つ壁電荷を直前までに残留させることを特徴とするプラズマディスプレイパネル駆動方法。

【請求項8】 前記維持放電を実行した後、前記傾きの緩やかな波形を印加すべき電極と同じ第1の電極または

前記第2の電極に対し、前記傾きの緩やかな波形とは逆極性の傾きの緩やかな消去パルス印加して消去放電を行う請求項7記載の駆動方法。

【請求項9】 前記維持放電を実行した後、前記傾きの緩やかな波形印加すべき電極と同じ第1の電極または第2の電極に対し、前記傾きの緩やかな波形とは逆極性の太幅消去パルス印加して消去放電を行う請求項7記載の駆動方法。

【請求項10】 前記維持放電を実行した後、前記傾きの緩やかな波形印加すべき電極と同じ第1の電極または第2の電極に対し、前記傾きの緩やかな波形と同じ極性の細幅消去パルス印加して消去放電を行う請求項7記載の駆動方法。

【請求項11】 前記維持放電を実行した後、前記傾きの緩やかな波形印加すべき電極とは別の第1の電極または第2の電極に対し、前記傾きの緩やかな波形と同じ極性の傾きの緩やかな消去パルス印加して消去放電を行う請求項7記載の駆動方法。

【請求項12】 前記維持放電を実行した後、前記傾きの緩やかな波形の電圧印加すべき電極とは別の第1の電極または第2の電極に対し、前記傾きの緩やかな波形と同じ極性の太幅消去パルス印加して消去放電を行う請求項7記載の駆動方法。

【請求項13】 前記維持放電を実行した後、前記傾きの緩やかな波形印加すべき電極とは別の第1の電極または第2の電極に対し、前記傾きの緩やかな波形とは逆の極性の細幅消去パルス印加して消去放電を行う請求項7記載の駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、メモリ機能を有する表示素子であるセルの集合によって構成された表示パネルを駆動する技術に係り、特に、交流（AC）型のプラズマディスプレイパネル（Plasma Display Panel：通常、プラズマディスプレイパネルを含むプラズマディスプレイ装置全体をPDPとよぶ）の背景発光を低減することを目的としたプラズマディスプレイパネル駆動方法および駆動装置に関する。

【0002】上記のAC型プラズマディスプレイパネルは、2本の維持放電用の電極に、交互に電圧波形を印加することで放電を持続し、発光表示を行うものである。1度の放電は、パルス印加後、数 μ sで終了する。放電によって発生した正電荷であるイオンは、負の電圧が印加されている電極上の絶縁層に蓄積され、同様に負電荷である電子は、正の電圧が印加されている電極上の絶縁層に蓄積される。

【0003】したがって、初めに高い電圧（書き込み電圧）のパルス（書き込みパルス）で放電させて壁電荷を生成した後、極性の異なる前回よりも低い電圧（維持放電電圧）のパルス（維持放電パルス、すなわち、サステ

インパルス）を印加すると、前に蓄積された壁電荷が重複され、放電空間に対する電圧は大きなものとなり、放電電圧のしきい値を越えて放電を開始する。つまり、一度書き込み放電を行い壁電荷を生成したセルは、その後、維持放電パルスを交互に逆極性で印加することで、放電を持続するという特徴がある。これをメモリ効果、またはメモリ駆動と呼んでいる。AC型プラズマディスプレイパネルは、このメモリ効果を利用して表示を実現するものである。

【0004】

【従来の技術】AC型プラズマディスプレイパネルには、2本の電極で選択放電（アドレス放電）および維持放電を行う2電極型と、第3の電極を利用してアドレス放電を行う3電極型がある。多階調表示を行うカラープラズマディスプレイパネルでは、放電により発生する紫外線によってセル内の蛍光体を励起しているが、この蛍光体は、放電により同時に発生する正電荷であるイオンの衝撃に非常に弱いという欠点がある。上記の2電極型では、蛍光体がイオンに直接当たるような構成になっているため、蛍光体の寿命低下を招くおそれがある。これを回避するために、カラープラズマディスプレイパネルでは、面放電を利用した3電極型（すなわち、面放電型プラズマディスプレイパネル）が一般に使用されている。

【0005】カラー表面を行う3電極・面放電・AC型プラズマディスプレイパネルとして、図19にその概略的平面図に示すようなものが知られている。図20は同様に水平方向の概略的断面図を示すものである。パネル1は、2枚のガラス基板（前面ガラス基板8および背面ガラス基板9）によって構成されている。第1のガラス基板である前面ガラス基板8は、平行する維持電極である第1および第2の電極（X電極2、Y電極3-1～3-N（Nは2以上の任意の正の整数））を備えており、これらの電極は透明電極14とバス電極13によって構成されている。透明電極14は蛍光体12からの反射光を透過させる役割があるため、ITO（酸化インジウムを主成分とする透明の導体膜）等によって形成される。また、バス電極13は、電極抵抗による電圧ドロップを防ぐため、低抵抗にて形成する必要があり、CrやCuによって形成される。さらにそれらを、誘電体層（ガラス）10で被覆し、放電面には保護膜としてMgO（酸化マグネシウム）膜11を形成する。また、前記第1のガラス基板と向かい合う第2のガラス基板である背面ガラス基板9には、第3の電極（アドレス電極A1～AM（Mは2以上の任意の正の整数））を、維持電極と直交する形で形成する。また、アドレス電極A1～AMは誘電体層10で覆い、障壁6を形成し、その障壁6の間には、赤、緑および青の発光特性を持つ蛍光体12を形成する。障壁6の尾根と、MgO膜11の面が密着する形で2枚のガラス基板が組み立てられている。

【0006】セル5の選択を行うアドレス放電は、アドレス電極とY電極を選択することで実行される。また、維持放電は、X電極とY電極間で行われる。上記のような構造のパネル1では、維持電極間のギャップが狭い方（放電スリットと呼ぶ）で維持放電が行われ、広い方のギャップ（逆スリットと呼ぶ）では、維持放電は起こさない。

【0007】さらに、全面の維持電極の配置は、第1表示ラインのX電極2、第1表示ラインのY電極3-1、第2表示ラインのX電極2、第2表示ラインのY電極3-2、第3表示ラインX電極2、第3表示ラインのY電極3-3、…、となっている。図21は、上記のプラズマディスプレイパネル駆動装置等を使用した場合の従来のプラズマディスプレイパネル駆動方法を説明するためのタイミングチャートである。

【0008】図21のタイミングチャートにおいては、プラズマディスプレイパネルの表示画面を形成するためのフレームの構成と、各々の電極に対する各種の駆動電圧パルスの電圧波形が例示されている。通常、一つのフレームは、それぞれ異なる発光期間（厳密に言えば、維持放電期間）を設定することによって多階調表示を行うための複数のサブフレームに区分される。各々のサブフレームは、壁電荷の初期化期間（リセット期間）と、リセット期間実行後に選択されたセルに対し表示データの選択書き込み放電（すなわち、アドレス放電）を行うアドレス期間と、このアドレス放電を維持するための維持放電を利用して選択されたセルの発光表示を繰り返して行う維持放電期間とを有している。

【0009】さらに詳しく説明すると、各フレームで1回以上行うプライミング放電期間では、セルの起動時のみ放電開始電圧以上の電圧Vwの全セル書き込みパルスをX電極に印加すると共に、X電極およびY電極での面放電を安定に行う電圧Vaw（例えば、 $Vw/2$ ）をアドレス電極に印加することによって、安定な全面書き込み/自己消去を行っている。

【0010】上記の全セル書き込みパルスが立ち下がると、X電極およびY電極間に形成された壁電荷による壁電圧が放電開始電圧より大きくなり、全セル自己消去放電が生ずる。実際には、全てのネガティブな極性の壁電荷は完全に中和されず、わずかな壁電荷がセル内に残留する。ここで、ネガティブな極性の壁電荷とは、X電極に負の壁電荷が残留し、Y電極に正の壁電荷が残留している状態の壁電荷を意味する。上記の全セル書き込みパルスの印加による全セル書き込み放電および全セル自己消去放電は、プラズマディスプレイパネルの表示画面の背景発光を生じさせる機能を有しており、このような機能はプライミング効果として知られている。この意味において、上記の全セル書き込みパルスはプライミングパルスとよばれており、このプライミングパルスによる全セル書き込み放電は、プライミング放電とよばれてい

る。

【0011】上記の各サブフレームの第2番目のアドレス期間では、選択されたセルを点灯（発光表示）させて表示データの書き込みを実行するためのアドレス放電に必要な電圧Vaのアドレスパルスをアドレス電極に印加すると共に、電圧VxのアドレスパルスをX電極に印加する。さらに、電圧Vaのアドレスパルスをアドレス電極に印加した後に、電圧Vyの走査パルスをY電極に印加する。

【0012】上記の各サブフレームの第3番目の維持放電期間では、アドレス放電を維持する維持放電を行うための電圧Vsのサステインパルスの列がX電極に印加されると共に、これらのサステインパルスの列の位相を 180° （ $1/2$ 周期）ずらした状態の電圧Vsのサステインパルスの列がY電極に印加される。さらに、最初のサステインパルスの立ち上がりに同期して、アドレス電極に電圧Veの電圧パルスが印加され、この電圧パルスは維持放電期間が終了するまで保持される。

【0013】上記のとおり、図21に示す従来のプラズマディスプレイパネル駆動方法においては、各サブフレーム（または、多階調表示を行わない場合等は各フレーム）に1度は、最初のリセット期間にて放電開始電圧より大きい電圧のプライミングパルスをX電極またはY電極に印加していた。さらに、アドレス期間におけるアドレス放電を安定に行えるようにするために、各サブフレームの最初のリセット期間にて、所定の電圧をアドレス電極に印加していた。

【0014】

【発明が解決しようとする課題】しかしながら、前述のようなプラズマディスプレイパネル駆動方法を採用した場合、電源投入時、プライミングのない状態からプライミング放電を発生させなければならない。これに必要な電圧を印加するため、次のサブフレームのプライミング放電にて必要以上の大きな放電が発生し、表示画面の背景発光の上昇を引き起こすという不都合が生ずる。また一方で、背景発光を低減するために、全セルに対してプライミング放電による書き込みを行わず、維持放電を行ったセルに対してのみ、太幅消去パルスまたは細幅消去パルスによる消去放電を実行することも考えられる。ただし、太幅消去パルスや細幅消去パルスを使用した場合、スキャンパルスの電圧Vyに対するアドレスパルスの電圧Vxの関係を示す駆動マージンが非常に狭くなり、経時変化や温度変化等に対し不安定になる。

【0015】本発明は上記問題点を鑑みてなされたものであり、プライミング放電により必要以上の大きな放電が発生して背景発光が上昇するのを抑止すること、また一方で、各サブフィールド毎に全セルに対して書き込み/自己消去を行うのではなく、維持放電したセルに対してのみ自己消去放電を発生させ、安定したプラズマディスプレイパネルの駆動を実現することが可能なプラズマデ

イスプレイパネル駆動方法を提供することを目的とするものである。

【0016】

【課題を解決するための手段】上記問題点を解決するために、本発明は、第1番目に、第1の基板に第1の電極および第2の電極を表示ラインごとに平行に配置すると共に、上記第1の基板と対向する第2の基板に第3の電極を上記第1および第2の電極と交差するように配置し、かつ、上記第1および第2の電極の一方と上記第3の電極により選択された少なくとも一つの表示ラインのセルに対し表示データの書き込みを実行する選択書き込み放電ならびに上記選択書き込み放電を維持するための維持放電を利用した発光表示を繰り返す交流型のプラズマディスプレイパネルを駆動する方法を提供する。

【0017】このプラズマディスプレイパネル駆動方法においては、上記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、所定の輝度を有する複数のサブフレームにより構成され、各々の上記サブフレームは、上記選択書き込み放電を実行する期間と、上記選択書き込み放電の後に上記維持放電を行う期間とを有し、また一方で、1フレームに一度以上のプライミング放電を行う期間を持つ。さらに、上記セルを起動するときのみ、その後のプライミング放電を実行するためのプライミングパルスより高い電圧のパルスを上記第1の電極と上記第2の電極との間に印加してプライミング放電を実行するようにしている。

【0018】さらに、本発明のプラズマディスプレイパネル駆動方法においては、第2番目に、上記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、所定の輝度を有する複数のサブフレームにより構成され、各々の上記サブフレームは、上記選択書き込み放電を行う期間と、上記選択書き込み放電の後に上記維持放電を行う期間とを有し、2つ以上のサブフレームまたは2つ以上のフレームに対し一度だけ、少なくとも一つの表示ラインの全セルに対しプライミング放電を実行するようにしている。

【0019】さらに、本発明のプラズマディスプレイパネル駆動方法においては、第3番目に、上記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、所定の輝度を有する複数のサブフレームにより構成され、各々の上記サブフレームは、上記選択書き込み放電を行う期間と、上記選択書き込み放電の後に上記維持放電を行う期間とを有し、各フレーム毎に一度以上、少なくとも一つの表示ラインの全セルに対し上記プライミング放電を実行し、また一方で、上記維持放電を実行したセルに対してのみ自己消去放電を行うようにしている。

【0020】好ましくは、本発明の第3番目のプラズマディスプレイパネル駆動方法では、上記プライミング放電で残留形成する壁電荷として、上記維持放電を実行し

たセルに対して上記自己消去放電を行うために印加する書き込みパルスに対し、逆の極性を持つ電荷を残留させるように、上記自己消去放電を行うために印加する書き込みパルスと同じ極性のパルスを印加するようにしている。

【0021】さらに、好ましくは、本発明の第3番目のプラズマディスプレイパネル駆動方法では、上記維持放電の最終パルスとして、上記自己消去放電を行うために印加する書き込みパルスと逆の極性のパルスを印加するようにしている。さらに、好ましくは、本発明の第3番目のプラズマディスプレイパネル駆動方法では、上記自己消去放電を発生させるために印加する書き込みパルスの電圧を、上記維持放電を実行するための電圧以上であって、各フレーム毎の上記プライミング放電を実行するための電圧以下とするようにしている。

【0022】さらに、本発明のプラズマディスプレイパネル駆動方法においては、第4番目に、上記プラズマディスプレイパネルにて表示画面を形成する複数のフレームの各々が、それぞれ輝度の異なる複数のサブフレームにより構成され、各々の上記サブフレームは、上記選択書き込み放電を行う期間と、上記選択書き込み放電の後に上記維持放電を行う期間とを有し、各サブフレーム毎または各フレーム毎に、上記の選択された表示ラインの全セルに対し傾きの緩やかな波形を上記第1の電極または上記第2の電極に印加して上記プライミング放電を実行する際に、上記傾きの緩やかな波形とは逆の極性を持つ壁電荷を直前までに残留させるようにしている。

【0023】さらに、好ましくは、本発明の第4番目のプラズマディスプレイパネル駆動方法では、上記維持放電を実行した後、上記傾きの緩やかな波形を印加すべき電極と同じ第1の電極または上記第2の電極に対し、上記傾きの緩やかな波形とは逆極性の傾きの緩やかな消去パルスを印加して消去放電を行うようにしている。さらに、好ましくは、本発明の第4番目のプラズマディスプレイパネル駆動方法では、上記維持放電を実行した後、上記傾きの緩やかな波形を印加すべき電極と同じ第1の電極または第2の電極に対し、上記傾きの緩やかな波形とは逆極性の太幅消去パルスを印加して消去放電を行うようにしている。

【0024】さらに、好ましくは、本発明のプラズマディスプレイパネル駆動方法では、上記維持放電を実行した後、上記傾きの緩やかな波形を印加すべき電極と同じ第1の電極または第2の電極に対し、上記傾きの緩やかな波形と同じ極性の細幅消去パルスを印加して消去放電を行うようにしている。さらに、好ましくは、本発明のプラズマディスプレイパネル駆動方法では、上記維持放電を実行した後、上記傾きの緩やかな波形を印加すべき電極とは別の第1の電極または第2の電極に対し、上記傾きの緩やかな波形と同じ極性の傾きの緩やかな消去パルスを印加して消去放電を行うようにしている。

【0025】さらに、好ましくは、本発明のプラズマディスプレイパネル駆動方法では、上記維持放電を実行した後、上記傾きの緩やかな波形を印加すべき電極とは別の第1の電極または第2の電極に対し、上記傾きの緩やかな波形と同じ極性の太幅消去パルス（壁電荷の初期化放電）を印加して消去放電を行うようにしている。さらに、好ましくは、本発明のプラズマディスプレイパネル駆動方法では、上記維持放電を実行した後、上記傾きの緩やかな波形を印加すべき電極とは別の第1の電極または第2の電極に対し、上記傾きの緩やかな波形とは逆の極性の細幅消去パルスを印加して消去放電を行うようにしている。

【0026】前述したように、電源投入時、すなわち、セルの起動時には、プライミングのない状態からプライミング放電を発生させなければならない。このときに、低い電圧のプライミングパルスを印加すると、プライミング放電が発生しないおそれが生ずる。そこで、本発明のプラズマディスプレイパネル駆動方法によれば、セルの起動時のみ、その後のプライミングパルスより高い電圧のプライミングパルスを印加するようにし、それ以後のプライミング放電時には、それより低い電位のプライミングパルスを印加するようにしている。このようにして、必要以上に大きな放電が発生するのを抑えることにより、背景発光を従来よりも低減させることができる。

【0027】また、表示画面の背景発光を生じさせるプライミング放電は、通常、1サブフレームまたは1フレームに1回は行っている。本発明では、上記のプライミング放電を2サブフレームまたは2フレーム以上の間隔で行うことにより、背景発光の上昇を抑えるようにしている。さらに、従来は、各サブフィールド毎に全セルに対するプライミング放電（壁電荷の初期化放電）を行っていた。また、従来は、表示画面の背景発光を低減させるために、維持放電を実行していたセルのみ消去放電を行う駆動方法が使用されていた。この場合、消去放電を行う消去パルスとして、細幅消去パルスや太幅消去パルスをを用いていた。しかしながら、このタイプの消去パルスは、パルス幅や電位に大きく制限され、セルの特性のばらつき等に対して非常に弱く、駆動マージンを減少させる大きな原因になっている。本発明では、このような制約を受けない書き込み放電／自己消去放電方式が採用されており、維持放電を行ったセルに対してのみ、この自己消去放電を発生させることができるので、背景発光を低減させて、さらに安定したプラズマディスプレイパネルの駆動を実現することが可能になる。

【0028】さらに、本発明では、表示画面の背景発光を低減させるために、プライミング放電である全セルに対する全セル書き込み放電を、傾きの緩やかなパルスを使用して行う場合がある。このような傾きの緩やかなパルスは、背景発光の小さな放電を繰り返すことによって同パルスとは逆の極性の壁電荷を形成する。換言すれ

ば、上記のような傾きの緩やかなパルスに対して、ネガティブな極性の残留電荷を残すことによって、ポジティブな極性の残留電荷を残す場合と比較して同パルスの印加時間を短縮することができる。さらに、駆動回路の出力側に抵抗を持たせることにより上記パルスを生成している場合、放電による大きなドロップを防止して、安定したプラズマディスプレイパネルの駆動を実現することが可能になる。

【0029】要約すれば、本発明では、① プライミングの全くないセル起動時に印加するパルスと、その後のプライミング放電を行うために印加するパルスとを分けたり、② フレームに対するプライミング放電の回数を最適化したり、③ 維持放電を行ったセルに対してのみ自己消去放電を発生させたり、④ 傾きの緩やかな全セル書き込みパルスに対して、ネガティブな極性の電荷を残留させたりすることで、背景発光が上昇するのを防止し、安定したプラズマディスプレイパネルの駆動を実現することが可能になる。

【0030】

【発明の実施の形態】以下、添付図面（図1～図19）を参照しながら、本発明の実施の形態（以下、実施例とよぶ）を説明する。図1は、本発明の好ましい実施例に使用されるフレームの構成例を示す図である。ただし、ここでは、フレームの構成を簡略化して示すこととする。

【0031】図1に示すように、1表示画面を形成するための一つのフレームは、複数のサブフレーム、例えば、第1のサブフレーム～第3のサブフレームに区別される。第1のサブフレーム～第3のサブフレームにおける維持放電期間は、それぞれT1、2T1および4T1となっており、上記の3つのサブフレームの各々ではその維持放電期間の長さに比例した回数だけ維持放電が行われる。このような維持放電を実行することによって、8階調の輝度の表示データを表示することができる。同様に、サブフレームの数を8に設定した場合は、これらのサブフレームにおける維持放電期間は、それぞれT1、2T1、4T1、8T1、16T1、32T1、64T1、128T1となり、256階調の輝度の表示データを表示することができる。

【0032】各々のサブフレームは、リセット期間およびアドレス期間R/Aと、上記のアドレス放電を維持するための維持放電を利用して選択されたセルの発光表示を繰り返す維持放電期間Sとを有している。図2は、本発明の第1の実施例を示す図である。なお、これ以降、前述した構成要素と同様のものについては、同一の参照番号を付して表すこととする。

【0033】図2に示す第1の実施例においては、セル起動時のプライミングが全くない状態でのみ、その後に繰り返されるプライミングパルスの電圧 $V_{w'}$ より高い電位のプライミングパルス（電圧 V_w ）をX電極に印加

することにより、プライミングパルスの放電規模を適正にして、背景発光の上昇を防止している。図3は、本発明の第2の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャートである。

【0034】図3に示す第2の実施例においては、2つ以上のフレームに対し1度だけ、少なくとも一つの表示ラインの全セルに対しプライミング放電を実行するようにしている。すなわち、プライミング放電を行うための電圧 V_w のプライミングパルスを印加する間隔を2フレーム以上に設定している。このように、プライミングパルスの間隔を2フレーム以上の任意の値に設定することによって、各フレーム毎にプライミングパルスを印加する場合に比べて背景発光の輝度を低減させることができる。

【0035】図4は、本発明の第3の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャート、図5は、図4の実施例において維持放電を行う場合と維持放電を行わない場合の自己消去放電電位の変化の様子を示す図、および、図6は、図4の実施例において維持放電を行わない場合に負の極性の壁電荷が残留する様子を示す図である。

【0036】図4に示す第3の実施例においては、全セル書き込み放電および全セル自己消去放電を行うためのプライミングパルスをX電極に印加した後に、維持放電を行ったセルに対してのみ自己消去放電を実行するために、維持放電期間の最後のパルスをY電極に供給するようにしている。これにより、消去パルスの実行電位を調整するようにしている。

【0037】さらに詳しく説明すると、図4および図5に示すように、各フレームの最初のプライミング放電にて印加した電圧 V_w のプライミングパルスが立ち下がったときに全セル自己消去放電が実行され、X電極に負の壁電荷が残留し、Y電極に正の壁電荷が残留する（すなわち、消去パルスに対し負の極性の壁電荷が残留する）。さらに、各サブフレームの維持放電期間において維持放電を行ったセルに対しては、サステインパルスの最後に形成される消去パルスに対して正の極性の壁電荷の壁電圧を、この消去パルスの電圧 V_w' に重畳して書き込み放電を行うことにより、自己消去放電を発生させることも可能である。

【0038】また一方で、維持放電を行わないセルに対しては、図4および図6に示すように、プライミング放電で形成された負の壁電荷がX電極に残留し、正の壁電荷がY電極に残留する。この場合、上記の壁電荷による壁電圧が、消去パルスの電圧 V_w' から差し引かれることになる。それゆえに、維持放電を行わないセルに対しては、サブフレームのリセット期間では、書き込み放電および自己消去放電が実行されないことになる。

【0039】図7は、本発明の第4の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイ

ミングチャートである。図7に示す実施例においては、傾きの緩やかなランプ波の書き込みパルス（ピーク電圧 V_{wr} ）をX電極に印加するようにしている。このような傾きの緩やかな書き込みパルスを印加した場合、ランプ波の電圧の上昇に伴って微弱な放電が繰り返し行われることになる。このとき、ランプ波の直前の壁電荷の極性をランプ波に対して逆の極性にするすることで、ピーク電圧 V_{wr} の矩形状の書き込みパルスを印加する時間が実質的に短縮されたことになる。

【0040】また一方で、駆動回路の出力側に抵抗を持たせることにより上記の傾きの緩やかな書き込みパルスを生成している場合、放電による大きなドロップを防止して、安定したプラズマディスプレイパネルの駆動を実現することが可能になる。ついで、図8～図13を参照しながら、図7の第4の実施例に関連した幾つかの変形例を説明する。

【0041】図8～図13は、図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第1具体例～第6具体例をそれぞれ示す駆動電圧波形図である。図8に示す第1具体例においては、維持放電を実行した後、傾きの緩やかなランプ波の書き込みパルスを印加する電極と同じ電極（X電極）に対し、傾きの緩やかなランプ波の書き込みパルスとは逆極性の傾きの緩やかな消去パルスを印加している。このような傾きの緩やかな消去パルスにより消去放電を行うことによって、書き込みパルスにより形成される壁電荷と同じ極性の壁電荷を残留させることができる。

【0042】図9に示す第2具体例においては、維持放電を実行した後、傾きの緩やかなランプ波の書き込みパルスを印加する電極と同じ電極（X電極）に対し、傾きの緩やかなランプ波の書き込みパルスとは逆極性の太幅消去パルスを印加して消去放電を行うようにしている。このような太幅消去パルスにより消去放電を行うことによって、書き込みパルスにより形成される壁電荷と同じ極性の壁電荷を残留させることができる。

【0043】図10に示す第3具体例においては、維持放電を実行した後、傾きの緩やかなランプ波の書き込みパルスを印加する電極と同じ電極（X電極）に対し、傾きの緩やかなランプ波の書き込みパルスと同じ極性の細幅消去パルスを印加して消去放電を行うようにしている。このような細幅消去パルスにより消去放電を行うことによって、書き込みパルスにより形成される壁電荷と同じ極性の壁電荷を残留させることができる。

【0044】図11に示す第4具体例においては、維持放電を実行した後、傾きの緩やかなランプ波の書き込みパルスを印加する電極とは逆の電極（Y電極）に対し、傾きの緩やかなランプ波の書き込みパルスと同じ極性の傾きの緩やかな消去パルスを印加して消去放電を行うようにしている。このような傾きの緩やかな消去パルスにより消去放電を行うことによって、書き込みパルスによ

り形成される壁電荷と同じ極性の壁電荷を残留させることができる。

【0045】図12に示す第5具体例においては、維持放電を実行した後、傾きの緩やかなランプ波の書き込みパルスを印加する電極とは逆の電極(Y電極)に対し、傾きの緩やかなランプ波の書き込みパルスと同じ極性の太幅消去パルスを印加して消去放電を行うようにしている。このような太幅消去パルスにより消去放電を行うことによって、書き込みパルスにより形成される壁電荷と同じ極性の壁電荷を残留させることができる。

【0046】図13に示す第6具体例においては、維持放電を実行した後、傾きの緩やかなランプ波の書き込みパルスを印加する電極とは逆の電極(Y電極)に対し、傾きの緩やかなランプ波の書き込みパルスとは逆の極性の細幅消去パルスを印加して消去放電を行うようにしている。このような細幅消去パルスにより消去放電を行うことによって、書き込みパルスにより形成される壁電荷と同じ極性の壁電荷を残留させることができる。

【0047】図14は、本発明の実施例に係る駆動方法が適用されるプラズマディスプレイパネル駆動装置の概略的構成を示すブロック図である。本発明の実施例に係る駆動方法は、好ましくは、3電極・面放電型ACプラズマディスプレイパネルからなる表示パネルに適用されるものであり、かつ、リセット放電、アドレス放電および維持放電を含む複数のサブフレームを有するフレームにより構成される駆動シーケンスに適用されるものである。

【0048】図14において、60は制御回路であり、外部から入力される転送クロックCLK、表示データDATA、垂直同期信号VSYNCおよび水平同期信号HSYNCに基づいて、リセット放電、アドレス放電および維持放電を実行するための各種の駆動電圧パルスを表示パネル70に供給する順序を制御するものである。さらに、図15においては、X電極(X)にプライミングパルスともよばれる)およびサステインパルスを供給するX側高圧パルス発生回路20と、Y電極($Y_1 \sim Y_n$)に走査パルスを供給するYスキャンドライバ40と、Y電極に走査パルス以外の駆動電圧パルスを供給するY側高圧パルス発生回路30と、アドレス電極($A_1 \sim A_m$)にアドレスパルスを供給するアドレスドライバ50とが設けられている。

【0049】アドレスドライバ50は、制御回路60からの表示データA-DATAや転送クロックA-CLOCKやラッチクロックA-LATCHに従ってアドレス電極 $A_1 \sim A_m$ を順次選択し電圧 V_a を与えるものである。さらに、X側高圧パルス発生回路20やYスキャンドライバ40やY側高圧パルス発生回路30は、制御回路60からのXアップドライブ信号X-UD、Xダウンドライブ信号X-DD、スキャンデータY-DATA、YクロックY-CLOCK、第1YストロブY-

STB1、第2YストロブY-STB2、Yアップドライブ信号Y-UD、およびYダウンドライブ信号Y-DDに従ってY電極 $Y_1 \sim Y_n$ やX電極を所定の電圧(V_w 、 V_s 、 V_a 等)で駆動するものである。

【0050】図14に示す本発明のプラズマディスプレイパネル駆動装置では、X側高圧パルス発生回路20(またはY側高圧パルス発生回路30)の回路構成に改良を加えることにより、セル起動時のみ供給される高電圧のプライミングパルス、およびセル起動時のプライミング放電後の低電圧のプライミングパルスからなる2種類のプライミングパルスを生成することができるようにしている。

【0051】図15は、上記のような2種類のプライミングパルスを生成する回路の第1具体例を示す回路図であり、図16は、図15の回路におけるプライミングパルス電位の変化の様子を示す駆動電圧波形図である。ただし、図15では、X側高圧パルス発生回路20の主要部の構成を示すこととする。図15においては、セル起動時の高電圧のプライミングパルス(電圧 $V_{w1} + V_s$)を生成するための高電圧プライミングパルス生成部が、トランジスタ等のスイッチ素子21と、電圧クランプ用ダイオード23、25と、高電圧のプライミングパルス転送用のコンデンサ24とを備えている。さらに、高電圧のプライミングパルスを転送するラインは、スイッチ素子23sを介してアース電位GNDに接続されることにより、電圧 V_s をコンデンサ24にチャージする。

【0052】また一方で、セル起動時のプライミング放電後の低電圧のプライミングパルス(電圧 $V_{w2} + V_s : V_{w1} > V_{w2}$)を生成するための低電圧プライミングパルス生成部80が、トランジスタ等のスイッチ素子82と、電圧クランプ用ダイオード83とを備えている。ここで、スイッチ素子21、23sおよび81は、代表的に、スイッチングFET(Field Effect Transistor: 電界効果トランジスタ)から構成され、これらのFET内のダイオードが図示されている。

【0053】さらに、図16においては、制御回路20からのXアップドライブ信号X-UDおよびXダウンドライブ信号X-DDに基づいて、電圧 $V_{w2} + V_s$ もしくは $V_{w1} + V_s$ 、 V_s またはアース電位GNDをX電極に供給するための出力トランジスタ等の出力スイッチ素子26、28が設けられている。これらの出力スイッチ素子26、28も、スイッチングFETから構成され、これらのFET内のダイオードが図示されている。上記の高電圧プライミングパルス生成部の動作と、低電圧プライミングパルス生成部の動作とは、制御回路20からのプライミングパルス切り替え制御信号Sc1およびSc2をスイッチ素子21および81にそれぞれ入力することによって切り替えることができる。例えば、図16に示すように、セル起動時には、スイッチ素子21

をオン状態にして高電圧プライミングパルス生成部を動作させることによって、高電圧プライミングパルス（第1のプライミングパルス）の電位が供給される。これに対し、セル起動時のプライミング放電が実行された後は、スイッチ素子81をオン状態にして低電圧プライミングパルス生成部を動作させることによって、低電圧プライミングパルス（第2のプライミングパルス）の電位が供給される。

【0054】なお、これまでは、X電極側に2種類のプライミングパルスを印加する場合のX側高圧パルス発生回路20の構成を説明したが、Y電極側にプライミングパルスを印加する場合にも同様の構成のY側高圧パルス発生回路を使用することによって2種類のプライミングパルスを印加することが可能になる。図17は、2種類のプライミングパルスを生成する回路の第2具体例を示す回路図である。

【0055】図17においては、前述の図15の高電圧プライミングパルス生成部と同じ構成の高電圧プライミングパルス生成部が設けられている。さらに、高電圧のプライミングパルスを転送するラインは、スイッチ素子31を介してアース電位GNDに接続されることにより、電圧 V_s をコンデンサ24にチャージする。さらに、図17においては、セル起動時のプライミング放電後の低電圧のプライミングパルスを生成するための低電圧プライミングパルス生成部85が、トランジスタ等のスイッチ素子86と、電圧クランプ用ダイオード88とを備えている。この低電圧プライミングパルス生成部85は、前述の図16の場合と異なり、出力端子（OUT）に直接接続される。ここで、スイッチ素子31、86は、スイッチ素子21の場合と同じように、スイッチングFETから構成され、これらのFET内のダイオードが図示されている。

【0056】さらに、図18においては、前述の図16の場合と同様に、出力スイッチ素子26、28が設けられている。上記の高電圧プライミングパルス生成部の動作と、低電圧プライミングパルス生成部の動作とは、制御回路20からのプライミングパルス切り替え制御信号Sc1およびSc2をスイッチ素子21および86に入力することによって切り替えることができる。ただし、この場合は、低電圧プライミングパルス生成部により生成された電圧 $V_{w2'}$ の低電圧プライミングパルスは、X電極に直接供給される。

【0057】ここでも、X電極側に2種類のプライミングパルスを印加する場合のX側高圧パルス発生回路20の構成を説明したが、Y電極側にプライミングパルスを印加する場合にも同様の構成のY側高圧パルス発生回路を使用することによって2種類のプライミングパルスを印加することが可能になる。図18は、X電極側にパルス回路を追加することなく2種類のプライミングパルスを生成する方法を示す駆動電圧波形図である。

【0058】ここでは、X側高圧パルス発生回路20内に、図15に示したようなセル起動時の高電圧プライミングパルス（電圧 $V_s + V_{w1}$ ）を生成するための高電圧プライミングパルス生成部のみを設け、Y側高圧パルス発生回路30内の、逆極性の電圧 $-V_{w3}$ をYスキャンパルス電圧と共通化する。これにより、電圧 V_{w1} を電圧 V_s に重畳するときとしないときで、2つの電位を設けることができる。

【0059】

【発明の効果】以上説明したように、本発明のプラズマディスプレイパネル駆動方法によれば、第1に、セルを起動するときのみ、上記セルの放電開始電圧を超える高電圧のプライミングパルスを印加し、以後のプライミング放電を実行するときには、低電圧のプライミングパルスを印加しているので、必要以上に大きな放電が発生するのを抑止され、背景発光の低減が図れる。

【0060】さらに、本発明のプラズマディスプレイパネル駆動方法によれば、第2に、2つ以上のフレームに対し一度だけプライミング放電を実行しているので、余計な消費電力の発生を抑えと共に、背景発光を従来よりも低減させることが可能になる。さらに、本発明のプラズマディスプレイパネル駆動方法によれば、第3に、プライミング放電の残留電荷を消去パルスに対して負の極性にし、維持放電を実行したセルに形成される壁電荷を消去パルスに対して正の極性にして、この壁電荷を利用することにより、上記維持放電を行うセルに対してのみ消去放電を行うようにしているので、壁電荷の有効利用が図れると共に、背景発光の低減が図れる。

【0061】さらに、本発明のプラズマディスプレイパネル駆動方法によれば、第4に、傾きの緩やかな波形の電圧パルスを使用し、背景発光の小さなプライミング放電を繰り返すようにして背景発光の低減を図ったときに、この傾きの緩やかな波形に対して、直前の壁電荷を負の極性で残留させることにより、パルスの印加時間を短縮することが可能になる。

【図面の簡単な説明】

【図1】本発明の好ましい実施例に使用されるフレームの構成例を示す図である。

【図2】本発明の第1の実施例を示すブロック図である。

【図3】本発明の第2の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャートである。

【図4】本発明の第3の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャートである。

【図5】図4の実施例において維持放電を行う場合と維持放電を行わない場合の自己消去放電電位の変化の様子を示す図である。

【図6】図4の実施例において維持放電を行わない場合

に負の極性の壁電荷が残留する様子を示す図である。

【図7】本発明の第4の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャートである。

【図8】図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第1具体例を示す駆動電圧波形図である。

【図9】図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第2具体例を示す駆動電圧波形図である。

【図10】図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第3具体例を示す駆動電圧波形図である。

【図11】図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第4具体例を示す駆動電圧波形図である。

【図12】図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第5具体例を示す駆動電圧波形図である。

【図13】図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第6具体例を示す駆動電圧波形図である。

【図14】本発明の実施例に係る駆動方法が適用されるプラズマディスプレイパネル駆動装置の概略的構成を示すブロック図である。

【図15】2種類のプライミングパルスを生成する回路の第1具体例を示す回路図である。

【図16】図15の回路におけるプライミングパルス電位の変化の様子を示す駆動電圧波形図である。

【図17】2種類のプライミングパルスを生成する回路の第2具体例を示す回路図である。

【図18】X電極側パルス回路を追加することなく2種類のプライミングパルスを生成する方法を示す駆動電圧波形図である。

【図19】一般の面放電型プラズマディスプレイパネルの概略的構成を示す平面図である。

【図20】図19のセルの基本構造を示す概略的断面図である。

【図21】従来のプラズマディスプレイパネル駆動方法を説明するためのタイミングチャートである。

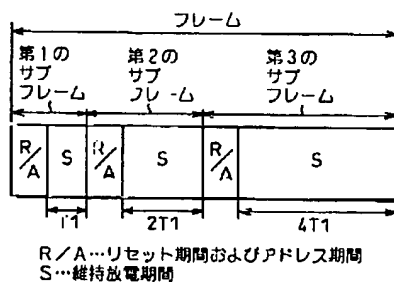
【符号の説明】

- 1…パネル
- 2…X電極
- 3-1～3-N…Y電極
- A1～AM…アドレス電極
- 5…セル
- 6…障壁
- 8…前面ガラス基板
- 9…背面ガラス基板
- 10…誘電体層
- 11…MgO膜
- 12…蛍光体
- 13…バス電極
- 14…透明電極
- 20…X側高圧パルス発生回路
- 30…Y側高圧パルス発生回路
- 40…Yスキャンドライバ
- 50…アドレスドライバ
- 60…制御回路
- 70…表示パネル
- 80、85…低電圧プライミングパルス生成部

【図1】

図 1

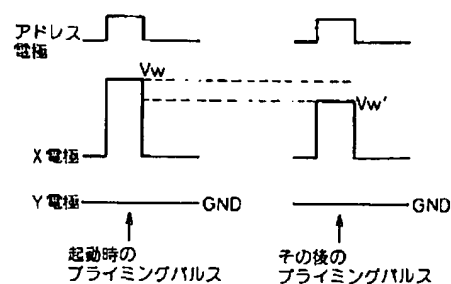
本発明の好ましい実施例に使用されるフレームの構成例を示す図



【図2】

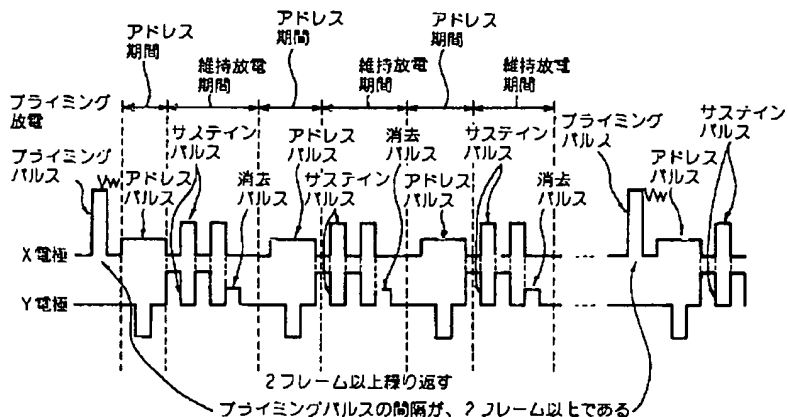
図 2

本発明の第1の実施例を示す図



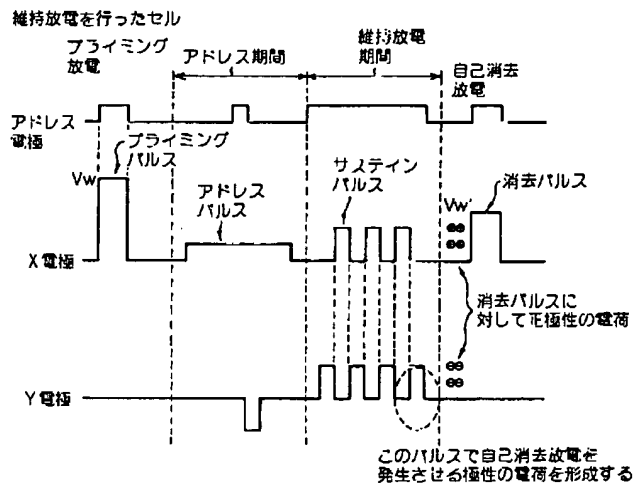
【図3】

本発明の第２の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャート



【図4】

本発明の第3の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャート



【図8】

【図9】

8

图 9

図7の実施例においてランプ波の書き込みパルスに対し自極性の壁電荷を形成するための第1具体例を示す駆動電圧波形図

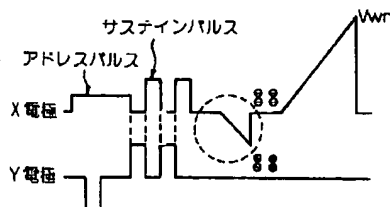
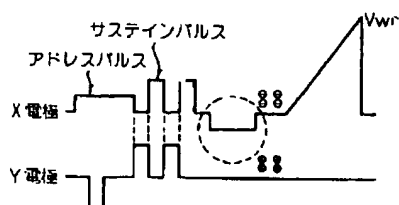
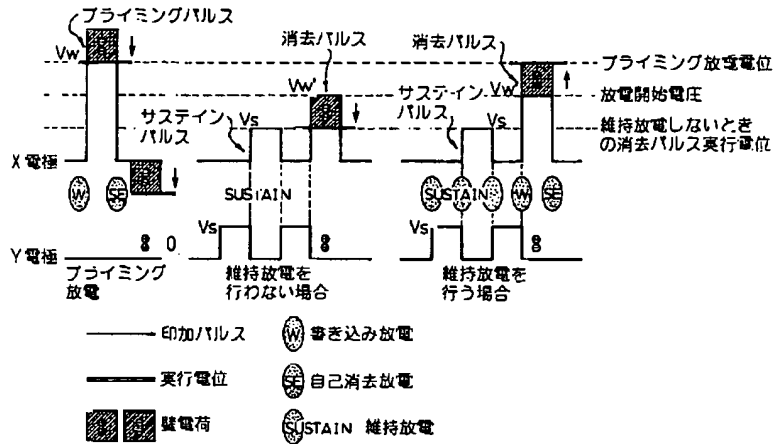


図7の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第2具体例を示す駆動電圧波形図



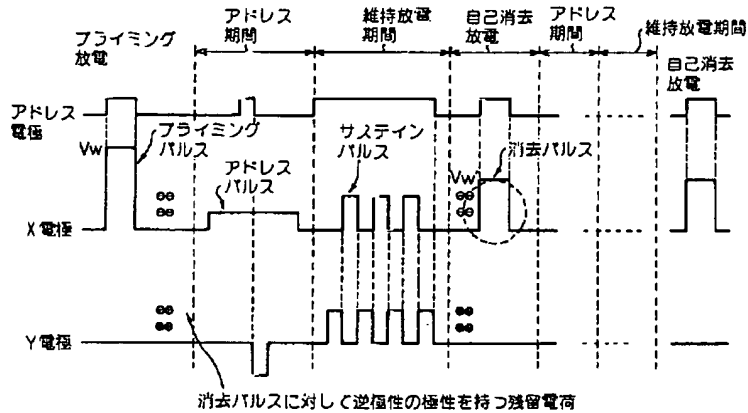
【図5】

図4の実施例において維持放電を行う場合と維持放電を行わない場合の自己消去放電電位の変化の様子を示す図



【図6】

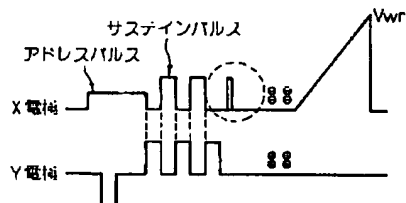
図4の実施例において維持放電を行わない場合に負の極性の壁電荷が残留する様子を示す図



【図10】

図10

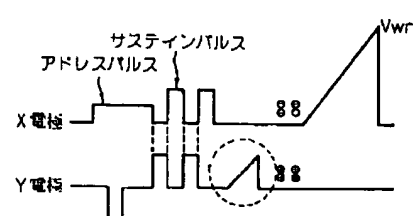
図1の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第3具体例を示す駆動電圧波形図



【図11】

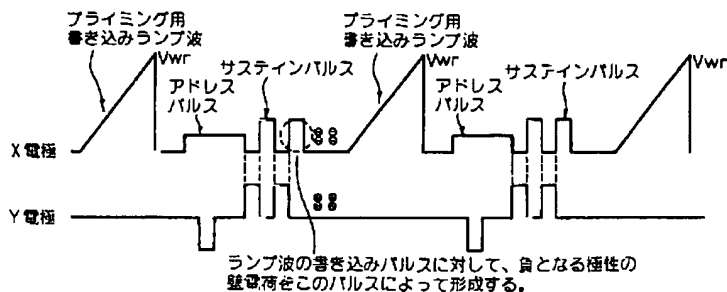
図11

図1の実施例においてランプ波の書き込みパルスに対し負極性の壁電荷を形成するための第4具体例を示す駆動電圧波形図



【図7】

本発明の第４の実施例に係るプラズマディスプレイパネル駆動方法を説明するためのタイミングチャート



【图 12】

【例 13】

12

図7の実施例においてランプ波の書き込みパルスに対し負極性の駐電荷を形成するための第5具体例を示す駆動電圧波形図

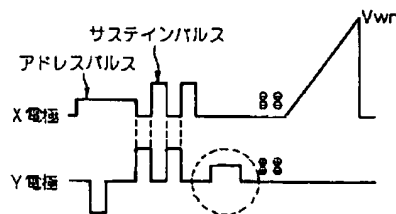
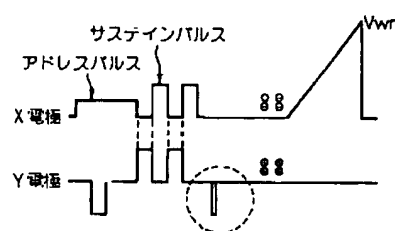
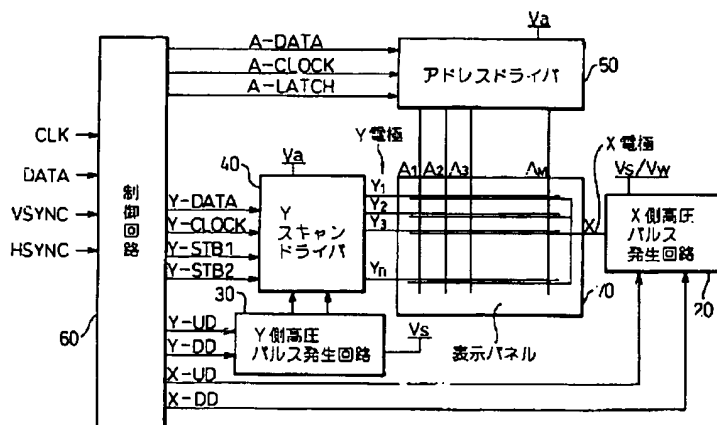


図7の実施例においてランプ波の書き込みパルスに対し負極性の電荷を形成するための第6具体例を示す駆動電圧波形図



【図14】

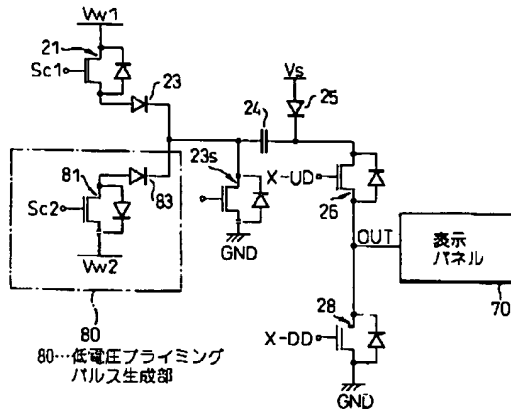
本発明の実施例に係る駆動方法が適用されるプラズマディスプレイパネル駆動装置の概略的構成を示すブロック図



【図15】

図15

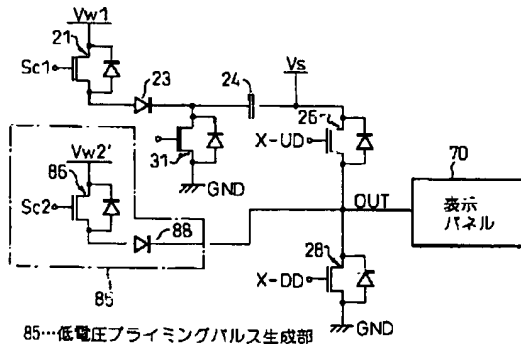
2種類のプライミングパルスを生成する回路の
第1具体例を示す回路図



【図17】

図17

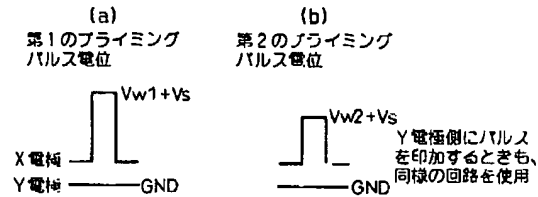
2種類のプライミングパルスを生成する回路の
第2具体例を示す回路図



【図16】

図16

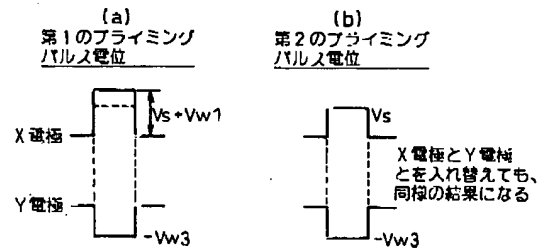
図15の回路におけるプライミングパルス電位の
変化の様子を示す駆動波形図



【図18】

図18

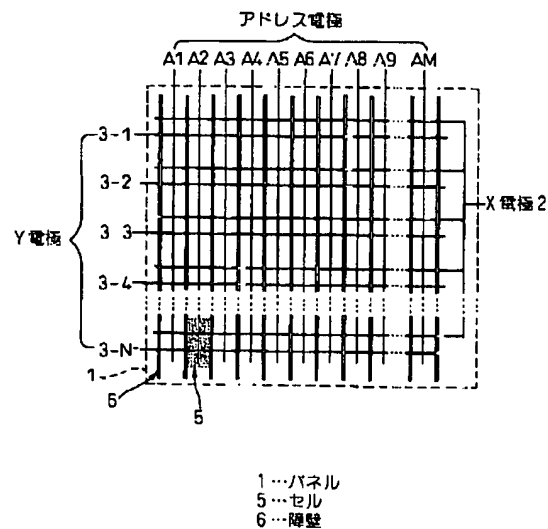
X電極側にパルス回路を追加することなく2種類のプライミング
パルス電位を生成する方法を示す駆動波形図



【図19】

図19

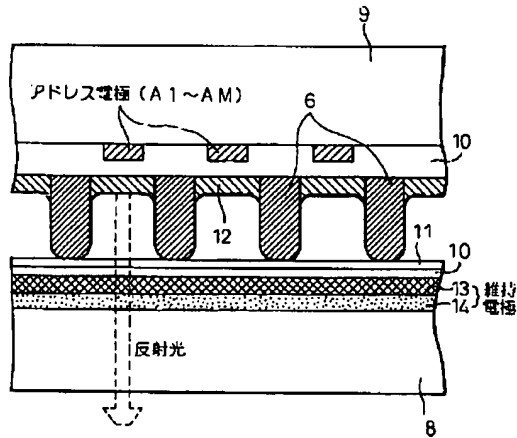
一般の3電極・面放電・AC型プラズマディスプレイパネルの
概略的平面図



【図20】

図 20

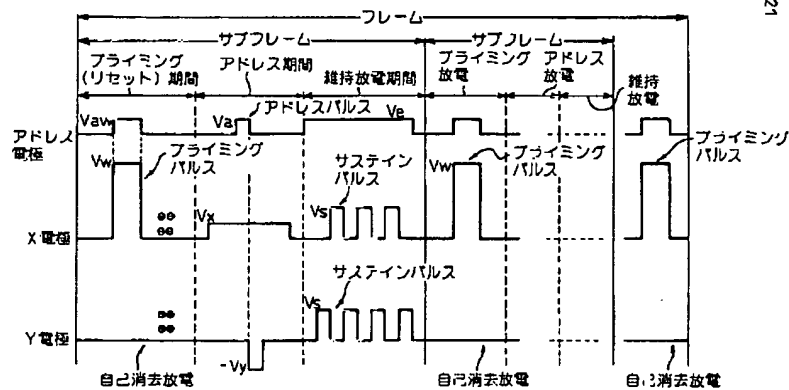
一般の3電極・面放電・AC型プラズマディスプレイパネルの
水平方向の概略的断面図



- 8…前面ガラス基板
- 9…背面ガラス基板
- 10…誘電体層
- 11…MgO膜
- 12…蛍光体
- 13…バス電極
- 14…透明電極

【図21】

従来のプラズマディスプレイパネル駆動方法を説明するためのタイミングチャート



フロントページの続き

(72)発明者 金澤 義一
神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

Fターム(参考) 5C080 AA05 BB05 DD01 DD09 EE29
FF09 GG12 HH02 HH04 JJ02
JJ03 JJ04